

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ФАКУЛЬТЕТ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ**

УТВЕРЖДАЮ

Декан факультета ВТ

 Фионова Л.Р.

«15» февраля 2016 г.



**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Б1.1.16 ЭВМ И ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА**

Направление подготовки: 09.03.01 «Информатика и вычислительная техника»

Профиль подготовки: «Системы автоматизированного проектирования»

Квалификация выпускника – бакалавр

Форма обучения – очная

Пенза, 2016

1. Цели освоения дисциплины

Целями освоения дисциплины является овладение студентами знаниями и навыками в области построения и функционирования аппаратных средств вычислительной техники, позволяющими выпускнику успешно проводить разработки, направленные на создание и обеспечение эксплуатации средств вычислительной техники и автоматизированных систем, обладать предметно-специализированными компетенциями, способствующими его социальной мобильности и устойчивости на рынке труда.

2. Место дисциплины в структуре ООП

2.1. Дисциплина входит в базовую часть профессионального цикла образовательной программы бакалавра. Изучение данной дисциплины базируется на следующих курсах: «Физика», Информационные технологии в инженерной деятельности», «Арифметические и логические основы вычислительных систем», «Программирование», «Электротехника, электроника и схемотехника».

Дисциплина является предшествующей для изучения дисциплин «Операционные системы», «Сети и телекоммуникации» и выполнения квалификационной работы бакалавра.

2.2. Минимальные требования к «входным» знаниям, необходимым для успешного усвоения данной дисциплины - удовлетворительное усвоение программ по следующим разделам указанных выше дисциплин:

- «Физика» - разделы "Электричество и магнетизм", «Оптика»;
- «Информационные технологии в профессиональной деятельности» в полном объеме;
- «Арифметические и логические основы вычислительных Систем» - понятие цифрового автомата, методы анализа и синтеза цифрового автомата;
- «Программирование» - практика программирование на языке высокого уровня;
- «Электротехника, электроника и схемотехника» - анализ и расчет цепей постоянного и переменного тока, усилители, разделы схемотехники в полном объеме.

3. Компетенции обучающегося, формируемые в результате освоения дисциплины

Коды компетенции	Наименование компетенции	Структурные элементы компетенции (в результате освоения дисциплины обучающийся должен знать, уметь, владеть)
1	2	3
ОПК-4	Способность участвовать в настройке и наладке программно-аппаратных комплексов	Знать классификацию, назначение, принципы построения и функционирования основных устройств цифровых ЭВМ и систем в целом, терминологию в данной предметной области;
		Уметь выполнять основные процедуры проектирования и настройки вычислительных устройств, оценивать характеристики ВС и выбирать ее архитектуру для решения задач заданной предметной
		Владеть методами проектирования, настройки и наладки и различных типов, вычислительных комплексов

4. Структура и содержание дисциплины (модуля)

4.1. Структура дисциплины (модуля)

Общая трудоемкость дисциплины составляет 11 зачетных единиц, 396 часов.

№ п/п	Наименование разделов и тем дисциплины (модуля)	Семестр	Недели семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоемкость (в часах)									Формы текущего контроля успеваемости (по неделям семестра)						
				Аудиторная работа				Самостоятельная работа					Собеседование	Коллоквиум	Проверка тестов	Проверка контролльн. работ	Проверка реферата	Проверка эссе и иных творческих работ	курсовая работа (проект)
				Всего	Лекция	Практические занятия	Лабораторные занятия	Всего	Подготовка к аудиторным занятиям	Реферат, эссе и др.	Курсовая работа (проект)	Подготовка к экзамену							
1.	Раздел 1. Введение	5	1	2	2			1	1										
2.	Раздел 2 Классификация ЭВМ и общие принципы построения и функционирования и вычислительных систем	5	2-3	4	4			6	2			4	3						
3	Раздел 3 Принципы построения арифметико-логических устройств	5	4-6	14	6		8	21	15			6	6						
4	Раздел 4 Организация и принципы построения устройств оперативной и сверхоперативной памяти	5	7-9	10	6		4	22	16			6	9					8	
5	Раздел 5 Организация и принципы построения устройств управления	5	10-11	10	6		4	24	18			6	11						
6	Раздел 6 Архитектура и принципы организации процессоров	5	12-17	28	10		18	44	28			16	15-16					13	
7	Раздел 7 Организации мультипрограммной работы ЭВМ	6	1-3	16	10		6	26	20			6	3						
	Раздел 8 Организация и принципы	6	4-6	18	12		6	28	20			8	6						

	построения процессоров высокопроизводительных ЭВМ																		
	Раздел 9 Принципы работы периферийных устройств ЭВМ	6	7-10	32	16		14	28	20			8	9,16						
	Раздел 10 Организация ввода-вывода данных	6	11-12	10	4		6	16	10			6	12						
	Раздел 11 Интерфейсы вычислительных систем.	6	1314	4	4		0	16	10			6							
	Раздел 12 Структурная организация и комплектация ЭВМ	6	15-16	4	4		2	12	10			2							
	Раздел 13 Заключение	6	17	1	1			1	1										
	<i>Курсовой проект)</i>								0										
	<i>Подготовка к экзамену</i>								0			72							
	Общая трудоемкость, в часах		396	153	85		68		221			36	Промежуточная аттестация						
													Форма			Семестр			
													Зачет 6			6			
													Экзамен			5, 6			

4.2. Содержание дисциплины (модуля)

4.2.1.Содержание лекционного курса

1.Введение.

Цели и задачи курса и его место в подготовке специалиста. Этапы и перспективы развития ЭВМ.

2. Классификация ЭВМ и принципы построения и функционирования и вычислительных систем

Классификация ЭВМ по назначению принципам функционирования, структурной организации и конструктивному исполнению. Принцип программного управления и обобщенная структура цифровых ЭВМ. Технические характеристики ЭВМ общего назначения. Общие требования, предъявляемые к современным ЭВМ: отношение стоимость/производительность, надежность и отказоустойчивость, масштабируемость, совместимость и мобильность программного обеспечения. Оценка производительности вычислительных систем. Многопроцессорные ВС и вычислительные комплексы.

3. Принципы построения арифметико-логических устройств

Принципы организации обрабатывающих блоков процессоров. Структуру универсальных АЛУ на короткие операции. Структуры АУ на длинные операции. АУ с плавающей запятой. Двоично-десятичные АУ. Архитектура арифметических сопроцессоров. Конвейерные АЛУ.

4.Организация и принципы построения устройств оперативной и сверхоперативной памяти

Принципы организации основной памяти в современных компьютерах. Иерархия ЗУ ЭВМ, их назначение и технические характеристики.

Организация оперативной памяти и ее модулей на БИС. Увеличение разрядности основной памяти. Использование свойств динамических ЗУПВ для повышения производительности памяти. Память с расслоением.

Регистровая память и организация РОН. Ассоциативная память и ее место в процессорах. Организация кэш-памяти. Ассоциативный кэш. Кэш с прямым отображением. Многоуровневая организация кэш-памяти.

5. Организация и принципы построения устройств управления

Центральные и местные устройства управления в процессоре. Классификация устройств управления. Устройства управления с "жесткой" и "программируемой" логикой. Примеры реализаций устройств управления.

6. Архитектура и принципы организации процессоров

Общая организация работы процессора. Представление процессора на ассемблерном уровне. Форматы данных и команд. Способы адресации данных. Система команд и основные фазы их выполнения. Структура простого процессора и микропрограммы выполнения основных типов машинных команд. Системы прерываний и особенности их реализаций. Понятие о процессорах CISC и RISC-архитектурой.

7. Организации мультипрограммной работы ЭВМ

Режимы мультипрограммной работы ВС. Аппаратные и программные средства мультипрограммирования Организация памяти и схемы преобразования виртуальных адресов в физические. Страничная организация памяти. Сегментация памяти. Защита памяти по ключам и границам. Привилегии и их уровни. Механизм переключения задач. Организация виртуальных машин.

8.Организация и принципы построения высокопроизводительных ЭВМ

Архитектура процессоров линии IA-32. Основы совмещения операций в процессоре. Простейшая организация конвейера в процессоре и оценка его производительности. Конфликты структурные, по данным, по управлению и методы их разрешения. Низкоуровневый параллелизм и сопроцессирование. Конвейеризация в суперскалярных процессорах. Планирование загрузки конвейера и методики разворачивания циклов компиляторами и аппаратными средствами. Примеры

конвейеризации в процессорах с CISC и RISC архитектурой. Многоядерные процессоры. Векторные процессоры. Архитектура процессоров линии IA-64. Архитектура машин с длинным командным словом.

9. Принципы работы периферийных устройств ЭВМ

Классификация ПУ. Манипуляторные устройства ввода информации (клавиатура, мышь, трекбол, джостик). Видеоподсистемы ЭВМ. Внешние запоминающие устройства ЭВМ на магнитном, оптическом, магнито-оптическом и твердотельном носителях. Устройства вывода информации на печать. Сканеры. Устройства ввода и вывода аудиоинформации.

10. Организация ввода-вывода данных

Понятие канала ввода-вывода данных и их классификация. Программно-управляемый канал с опросом готовности и с прерываниями. Канал прямого доступа в память на основе контроллера. Процессоры ввода-вывода.

11. Интерфейсы вычислительных систем.

Понятие интерфейса и его роль в вычислительной системе. Виды и принципы организации интерфейсов. Организация локальных и системных шин (ISA, EISA, PCI, VME, PCI-Express, AGP). Интерфейсы Периферийных устройств (IDE/SATA, SCSI; RS-232, LPT, USB, FireWire).

12. Структурная организация и комплектация ЭВМ

Структурная организация и комплектация ЭВМ общего назначения (персональные ЭВМ). Форм-фактор и схемотехника материнских плат. Номенклатура и особенности современных процессоров (IBM совместимых и RISC). Организация сопряжения с типовой периферией. Понятие инсталляции аппаратных средств. Особенности структурной организации и комплектации серверов и промышленных ЭВМ.

13. Заключение

Перспективы развития вычислительной техники

4.2.2. Перечень и содержание лабораторных занятий.

4.4 Перечень и содержание лабораторных занятий.

№ п/п	№ разделов	Наименование лабораторных работ	Кол. ч
1	3,4,	Изучение организации микро-ЭВМ на секционированных МП БИС Изучение организация блока обработки данных процессора	4
2	3,4,5	Изучение организации микро-ЭВМ на секционированных МП БИС. Изучение Блока микропрограммного управления процессора	4
3	3	Проектирование микропрограммы длинных арифметических операций	8
4	6	Изучение системы команд и способов адресации в процессоре ЭВМ	6
5	6	Проектирование микропрограммы работы процессора	12
6	6,9	Изучение основ программирования на языке ассемблера и программирование управления аппаратными средствами ЭВМ	8
7	8	Изучение векторных операций по технологии MMX	4
8	7	Изучение работы ЭВМ в защищенном режиме и переключения задач	4
9	9,10	Изучение управления клавиатурой и канала ввода-вывода по прерываниям	4
10	9,10	Изучение управления видеосистемой ЭВМ	4

11	9,10	Изучение управления печатью и программно-управляемого канала	2
12	9,10	Изучение формирования звуковых сигналов	2
13	9, 10	Изучение управления накопителем на магнитных дисках	4
14	11,12	Конфигурирование современной ПЭВМ и исследование эффективности загрузки ее ресурсов	2

5. Образовательные технологии

5.1 Чтения лекций по дисциплине проводится с использованием мультимедийного компьютерного проектора с раздачей демонстрируемых слайдов .

5.2 В целях реализации индивидуального подхода к обучению студентов, осуществляющих учебный процесс по собственной траектории в рамках индивидуального рабочего плана, изучение данной дисциплины базируется на следующих возможностях: обеспечение внеаудиторной работы с студентами, в том числе в электронной образовательной среде с использованием соответствующего программного оборудования, дистанционных форм обучения, возможностей интернет-ресурсов, индивидуальных консультаций.

5.3. В лабораторном практикуме и курсовом проектировании используются программные имитаторы различных устройств ЭВМ.

5.4. Все лабораторные занятия носят проектный характер.

5.5 Организация встреча студентов с представителями российских компаний - работодателей, посвященных обсуждению перспектив развития области информатики и вычислительной техники и её использованием в промышленности.

6. Учебно-методическое обеспечение самостоятельной работы студентов.

Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины.

6.1. План самостоятельной работы студентов

№ нед.	Тема	Вид самостоятельной работы)	Задание	Рекомендуемая литература	Количество
	Семестр5				
1-2	Принципы построения арифметико-логических устройств	Подготовка к аудиторным занятиям	Изучение организации микро-ЭВМ на секционированных МП БИС. Изучить принцип построения блока 6-обработки данных с магистральной организацией	Электронное пособие Изучение микропроцессорного комплекса К1804 и микроЭВМ на его основе Разделы 1 и2	3
3-4	Раздел 5 Организация и принципы	Подготовка к аудиторным занятиям	Изучение организации микро-ЭВМ	Электронное пособие Изучение	2

	построения устройств управления памяти		на секционированных МП БИС Изучить принцип построения блока микропрограм много управления	микропроцессорного комплекса К1804 и микроЭВМ на его основе Раздел 3	
5-8	Принципы построения арифметико-логических устройств	Подготовка к аудиторным занятиям	Проектирование микропрограммы длинных арифметических операций	Л6. Электронное пособие «Проектирование процессора ЭВМ на секционированных микропроцессорных БИС. Методические указания к лабораторным работам и курсовому проектированию».	2
9-10	Архитектура и принципы организации процессоров	Подготовка к аудиторным занятиям	Изучение системы команд и способов адресации в процессоре ЭВМ	Л5 гл.3 Электронное пособие «Проектирование процессора ЭВМ на секционированных микропроцессорных БИС. Методические указания к лабораторным работам и курсовому проектированию	4
11-17	Архитектура и принципы организации процессоров	Подготовка к аудиторным занятиям	Проектирование микропрограммы работы процессора	Электронное пособие Проектирование процессора	14

				ЭВМ на секционированных микропроцессорных БИС. Методические указания к лабораторным работам и курсовому проектированию.	
	Семестр 6				
1-2	Организация процессора универсальной ЭВМ	Подготовка к аудиторным занятиям	Изучить архитектуру, систему команд, форматы данных, прерывания процессора i8086. Основы языка ассемблера	Л5, гл.6 Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 2. Процессор ПЭВМ	8
3	Организация и принципы построения устройств оперативной и сверхоперативной памяти	Подготовка к аудиторным занятиям	Изучить принципы построения оперативной и сверхоперативной памяти ЭВМ	Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 3. Память ПЭВМ	2
4-5			Изучение основ программирования на языке ассемблера и программирование управления аппаратным и средствами ЭВМ	Электронное пособие по курсу "Организация ЭВМ и систем" п. 2. <i>Процессор ПЭВМ и</i> Методические указания по разработке и отладке программ на ассемблере для ПЭВМ "Ассемблер.	

				Первые шаги"		
6	Тема Организация ввода-вывода данных	Подготовка аудиторным занятиям	к	Изучить принцип организации программно-управляемого канала ввода-вывода правления	Л5, Электронное пособие по курсу "Организация ЭВМ и систем"	4
7-9	Тема. Устройство итеративного ввода-вывода	Подготовка аудиторным занятиям	к	Изучить принцип управления работой дисплея, клавиатуры и печатающего устройства средствами DOS и BIOS	Л5, Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 4. Организация ввода-вывода;	4
10-11	Тема Внешние запоминающие устройства	Подготовка аудиторным занятиям	к	Изучить принцип управления работой ВЗУ на магнитных дисках средствами DOS и BIOS	Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 3.2. Дисковые внешние запоминающие устройства	4
12	Тема Мультимедийные устройства	Подготовка аудиторным занятиям	к	Изучить принципы формирования звукового сигнала с использованием стандартных средств ЭВМ	Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 3.5. Таймер и звук	2
13	Тема Конвейеризация процессора	Подготовка аудиторным занятиям	к	Изучить принципы параллелизма на уровне команд	Л5. глава 11	2
14-15	Тема Мультипрограмм	Подготовка аудиторным занятиям	к	Изучить особенности	Л5. глава 12, 13	4

	ные режим работы процессора	занятиям	защищенног о режима работы процессора IA-32		
16	Тема Многопроцессорные вычислительные системы	Подготовка к аудиторным занятиям	Изучить принципы выполнения векторных операций по технологии MMX	Обучающая программа «Введение в технологию MMX™»,	4
17	Тема. Структура и конфигурация персональной ЭВМ	Подготовка к аудиторным занятиям	Изучить состав, технические характеристики и принципы конфигурирования аппаратных средств ПЭВМ	Электронное пособие по курсу "Организация ЭВМ и систем" Раздел 1. Общие принципы организации ЭВМ	2

6.2. Методические указания по организации самостоятельной работы студентов

Планируются следующие виды самостоятельной работы (внеаудиторной) относятся:

- подготовка к лабораторным работам занятиям,
- оформление отчётов по лабораторным работам,
- подготовка к зачету,
- работа с конспектом лекций и изучение рекомендованной литературы при подготовке к экзаменам.

6.3. Материалы для проведения текущего и промежуточного контроля знаний студентов

Контроль освоения компетенций

№ п\п	Вид контроля	Контролируемые разделы	Структурные элементы компетенции которые контролируются
1	Текущий: собеседование при защите лаб. заданий Промежуточный: зачет в форме теста, экзамен	Разделы 1-13	Знать классификацию, назначение, принципы построения и функционирования основных устройств цифровых ЭВМ и систем в целом, терминологию в данной предметной области;
2	Текущий: собеседование при	Раздел 3 -9, 12 Периферийные устройства ЭВМ	Уметь выполнять основные процедуры проектирования и

	защите лаб. заданий		настройки вычислительных устройств, оценивать характеристики ВС и выбирать ее архитектуру для решения задач заданной предметной проектирования, Владеть методами настройки и наладки и различных типов, вычислительных устройств
--	---------------------	--	--

Контроль освоения компетенции выполняется:

- путем оценки способности студента использовать специальное ПО для решения задач проектирования и исследования работы средств ВТ в процессе выполнения лабораторных работ и курсового проекта;
- путем оценки знания студентов технических характеристик современных процессоров, ЭВМ и периферийных устройств.
- путем оценки степени владения студентом методики отладки, конфигурирования сопряжения устройств ВТ при выполнении лабораторного практикума.

Демонстрационный вариант теста (применяется на зачете)

Архитектура персонального компьютера

1. Какую разрядность имел первый серийный микропроцессор?
2. Какова максимальная разрядность современных универсальных микропроцессоров?
3. Какую разрядность имеет микропроцессор Intel-8086?
4. По какому принципу строится персональный компьютер?
5. Какое максимальное количество устройств ввода-вывода может входить в состав персональной ЭВМ?
6. Каким образом изменяются признаки результата, фиксируемые в регистре флагов?
7. Сколько 16-разрядных регистров общего назначения входит в состав микропроцессора Intel-8086?

Форматы команд и режимы адресации IBM PC

8. Какую длину может иметь непосредственный операнд в 16-разрядном микропроцессоре?
9. Значения каких регистров изменяются при выполнении команд межсегментных переходов?
10. Какое сочетание режимов адресации двухоперандной команды невозможно в системе команд 16-разрядного микропроцессора?
11. Какой из сегментных регистров используется по умолчанию при формировании физического адреса операндов, находящихся в оперативной памяти, при режимах адресации, использующих для формирования эффективного адреса регистр BP?

Взаимодействие узлов и устройств в ЭВМ типа IBM PC

Микропроцессор с архитектурой IA-32

12. С каким этапом совмещается этап формирования адреса следующей команды?
13. На каком этапе происходит выполнение операции в АЛУ?

14. Какие действия выполняются в ЭВМ на 4-м этапе выполнения линейной команды?

Конвейер

15. Какие преимущества обеспечивает конвейерный принцип обработки информации (при идеальном конвейере)?

16. Как изменяется длительность такта при переходе от последовательного выполнения команд к конвейерному?

17. Чем определяется длительность такта работы микропроцессора при конвейерной обработке информации?

АЛУ

18. Откуда в арифметико-логическое устройство поступают управляющие сигналы?

19. Какова разрядность регистра произведения в АЛУ, выполняющем операцию умножения n - разрядных чисел, заданных в прямом коде,

20. Какие функции должен выполнять регистр множителя в АЛУ, выполняющем операцию умножения чисел, заданных в прямом коде, с младших разрядов множителя?

Устройство управления

21. Каково назначение устройства управления в ЭВМ?

22. На какие типы делятся устройства управления?

23. Какое из понятий соответствует действию, выполняемому одним управляющим сигналом за один такт?

24. Как называется совокупность микроопераций, выполняемых в одном такте?

25. Какая информация используется при работе устройства управления?

Запоминающие устройства

26. Какова минимальная адресуемая ячейка памяти в современных ЭВМ?

27. Какие основные параметры характеризуют запоминающее устройство?

28. Чем определяется быстродействие запоминающего устройства при считывании информации?

29. Какое из представленных запоминающих устройств в составе одной ЭВМ обладает наиболее высоким быстродействием?

Мультипрограммирование

30. Чем характеризуется мультипрограммный режим работы ЭВМ?

31. Что такое "процесс" в мультипрограммной ЭВМ?

32. Чем отличается состояние готовности процесса от состояния ожидания?

33. Что характеризует коэффициент мультипрограммирования мультипрограммной ЭВМ?

Прерывания

34. В какой момент в современных ЭВМ проводится проверка наличия запроса прерывания?

35. Чем отличается обработка прерывания от выполнения подпрограммы?

36. Какие из действий по обработке прерывания выполняются процессором автоматически?

37. В чем состоит преимущество определения наличия запроса прерывания по окончании команды перед определением наличия запроса по окончании этапа выполнения команды?

Защита информации

38. Какие неправомерные действия должны предотвращать средства защиты памяти?

39. На каких классических методах базируется система защиты памяти?

40. Каковы основные преимущества метода защиты отдельных ячеек памяти?
41. Каковы основные недостатки метода ключей защиты?
42. Каковы основные достоинства метода ключей защиты?

Управление памятью

43. Какие основные функции выполняет система управления памятью?
44. Каковы основные системные требования при распределении памяти?
45. Каковы основные требования пользователей к распределению памяти?
46. Что такое виртуальная память?
47. Почему концепция виртуальной памяти базируется на ее страничном разбиении?

Организация ввода/вывода информации

48. Что из перечисленного не входит в понятие интерфейса?
49. Какие задачи возлагаются на интерфейсные схемы устройств ввода-вывода?
50. Какими параметрами характеризуется интерфейс?
- 51.

Примерный перечень вопросов для собеседования

Вопросы к темам 2.2

1. Как вызывается обработчик прерывания в ПЭВМ?
2. Как после обработки прерывания обеспечивается возобновление прерванной программы?
3. Чем отличается относительная (базовая) адресация от индексной?
4. Как изменяется содержимое стека при переходе к подпрограмме?
5. Как работает система прерывания по вектору?
6. В чём отличие команд get и iret?
7. Какие действия производит процессор при получении запроса на прерывание?
8. В чём отличие команд call и int?
9. Назначение директив SEGMENT и ENDS
10. Назначение директивы ASSUME
11. Назначение директив DB, DW.
12. Назначение оператора DUP в директивах DB, DW.
13. Назначение директивы END.
14. Из каких полей состоит строка программы на ассемблере?
15. В чём различие между командами: mov AX, BX, mov AX, [BX] и mov [AX], BX ?
16. 16.Какие существуют разновидности инструкции jmp?
17. 17.Для организации каких вычислений служат команды loop
18. 18.В чём отличие команд test и and?
19. 19.Что такое программное прерывание?
20. 20.Можно ли использовать для чтения из стека параметров регистр sp вместо bp?

Вопросы к темам 2.3-2.5

1. Назначение полей микрокоманды микро-тренажера МТ1804.
2. Объяснить назначение основных узлов МП. К1804BC1.
3. Объяснить назначение основных узлов МП. К1804BY1.
4. Микропрограммная и аппаратная поддержка реализаций различных типов сдвига в К1804BC1
5. Объяснить работу К1804BC1 при реализации функции условных переходов в микропрограммах.
6. Почему в микро-тренажере МТ 1804 нельзя проверить в БМУ флаг, формируемый БОД в этом же такте?
7. Возможность наращивания разрядности БОД в МПК 1804.
8. Функциональная схема микро тренажера и возможности микро тренажера МТ 1804.
9. Способы организации циклов К1804BC1.в микро тренажере МТ 1804.

10. Возможности каналов адресов РОН А и В.

Вопросы к темам 2.8

1. В чем преимущество защищенного режима по сравнению с реальным?
2. Какую структуру имеет селектор адреса?
3. Поясните процесс преобразования логического (виртуального) адреса в линейный.
4. Поясните процесс преобразования линейного адреса в физический.
5. Какая информация хранится в дескрипторах дескрипторных таблиц?
6. Какой максимальный размер сегмента в защищенном режиме?
7. Сколько в системе может быть глобальных и локальных дескрипторных таблиц?
8. Какие подготовительные действия нужно выполнить перед переключением в защищенный режим?
9. Какие подготовительные действия нужно выполнить перед возвратом в реальный режим?
10. Почему первой командой после переключения процессора в защищенный режим должна быть команда дальнего перехода?
11. Сравнить существующие в защищенном режиме способы вызова подпрограммы, код которой находится в другом сегменте?

Вопросы к темам 2.9

Контрольные вопросы по технологии MMX встроены в Обучающую программу «Введение в технологию MMX™».

Вопросы к темам 2.8

1. В чем преимущество защищенного режима по сравнению с реальным?
2. Какую структуру имеет селектор адреса?
3. Поясните процесс преобразования логического (виртуального) адреса в линейный.
4. Поясните процесс преобразования линейного адреса в физический.
5. Какая информация хранится в дескрипторах дескрипторных таблиц?
6. Какой максимальный размер сегмента в защищенном режиме?
7. Сколько в системе может быть глобальных и локальных дескрипторных таблиц?
8. Какие подготовительные действия нужно выполнить перед переключением в защищенный режим?
9. Какие подготовительные действия нужно выполнить перед возвратом в реальный режим?
10. Почему первой командой после переключения процессора в защищенный режим должна быть команда дальнего перехода?
11. Сравнить существующие в защищенном режиме способы вызова подпрограммы, код которой находится в другом сегменте?

Вопросы к темам 3.1-3.4

1. Форматы управляющего байта и байта состояния принтера
2. Форматы управляющего байта и байта состояния клавиатуры
3. Размер буфера контроллера клавиатуры
4. Маскирование прерывания от клавиатуры в контроллере
5. Контроль переполнения буфера клавиатуры
6. Процедура инициализации принтера
7. Объяснить назначение и форматы используемой управляющей информации контроллера НГМД
8. Объяснить назначение и форматы управляющей информации контроллера ПДП, используемой для работы с НГМД
9. Состав и назначения сигналов интерфейса Settroniks
10. Правила смены векторов прерывания в обработчике прерываний от клавиатуры

Примерный перечень вопросов и заданий к экзамену

1. Принцип программного управления. Классификация и технические характеристики ЭВМ.
2. Обобщенная структура ЭВМ. Фазы исполнения команды. Форматы команд
3. Структура процессора i8086. Операционные регистры.
4. Адресация информации в процессоре i8086.
5. Арифметические команды в процессоре i8086.
6. Посылочные команды в процессоре i8086
7. Команды передачи управления в процессоре i8086.
8. Команды работы с подпрограммами в процессоре i8086.
9. Обработка прерываний в ПЭВМ.
10. Ассемблер для процессора i8086. Основные директивы и структура программы.
11. Организация Оперативной памяти.
12. Организация Кеш -памяти.
13. Каналы ввода-вывода данных в ЭВМ. Программно-управляемый канал.
14. Каналы ввода-вывода данных в ЭВМ. Канал прямого доступа в память.
15. Классификация и принципы организации интерфейсов.
16. Совмещение операций в ЭВМ.
17. Конвейеры в скалярных и суперскалярных процессорах.
18. Мультипрограммирование и средства его поддержки.
19. Особенности CISC и RISC процессоров.
20. Системы распределения и защиты памяти.
21. Организация памяти в защищенном режиме процессора.
22. Шлюзы Вызова и переключение задач в защищенном режиме процессора

7. Учебно-методическое и информационное обеспечение дисциплины (модуля)

7.1. Основная литература:

7.1. Основная литература:

1) Горнец Н.Н., Роцин А.Г., Соломенцев В.В. Организация ЭВМ и систем – М.: Академия, 2006

2) Гуров В.В., Чуканов В.О. Основы теории и организации ЭВМ . Конспект лекций – М.: Изд-во НОУ Интуит, 2016, 184 с ЭБС Библиокомплектатор <http://www.bibliocomplectator.ru/book/&id=62819>

3) Авдеев В. А. Периферийные устройства: интерфейсы, схемотехника, программирование – М.: ДМК Пресс, 2009 -848 с.

7.2. Дополнительная литература:

4) Вашкевич Н. П. , Калиниченко Е. И. Основы арифметики цифровых процессоров [Текст] : учебное пособие /; Пенз. гос. ун-т. - Пенза : Изд-во Пенз. гос. ун-та, 2010. - 160 с.

5) Механов, В.Б. Особенности архитектуры универсальных микропроцессоров: учебное пособие / В. Б. Механов. - Пенза: Изд-во ПГУ, 2010. - 176 с.

7) Довгий П.С., Поляков В.И. Прикладная архитектура базовой модели процессора Intel: Учебное пособие по дисциплине "Организация ЭВМ и систем". - СПб.: НИУ ИТМО, 2012. - 115 с. ЭБС "Единое окно доступа к образовательным ресурсам" <http://window.edu.ru/resource/596/76596>

8) Гуров В.В. Архитектура микропроцессоров. Конспект лекций М.: Изд-во НОУ Интуит, 2016, 328 с ЭБС Библиокомплектатор <http://www.bibliocomplectator.ru/book/&id=56313>

7.3 Ресурсы Интернет

10) Сайт «Национальный Открытый Университет ИНТУИТ» Раздел «Курсы. Аппаратное обеспечение»,

http://www.intuit.ru/studies/courses?service=0&option_id=37&service_path=1

11) Электронный ресурс Коннов Н.Н. Проектирование процессора ЭВМ на секционированных микропроцессорных БИС. Методические указания к лабораторным работам и курсовому проектированию. Сайт кафедры ВТ ПГУ <http://alice.pnzgu.ru:8080/~knn/k1804site/>

12) Электронный ресурс Коннов Н.Н. Изучение микропроцессорного комплекса К1804 и микроЭВМ на его основе. Методические указания к лабораторным работам. Сайт кафедры ВТ ПГУ <http://alice.pnzgu.ru:8080/~knn/pap1/>

7.4 Программное обеспечение :

Специальное ПО: Виртуальный микротренажер МТ-1804, макроассемблер TASM (компоненты турбо-Паскаль версии 3.02 или 5.5).

8. Материально-техническое обеспечение дисциплины (модуля)

Лабораторные занятия проводятся в классе, оснащенном ПЭВМ, с операционной системой Windows XP/7, LibreOffice 5 или OpenOffice 4, Adobe Reader, Mozilla Fire-fox; Google Chrome.

Рабочая программа дисциплины ЭВМ и ПУ составлена в соответствии с требованиями ФГОС ВО по направлению подготовки 09.03.01 «Информатика и вычислительная техника».

Программу составил:

Профессор



Н.Н. Коннов

Настоящая программа не может быть воспроизведена ни в какой форме без предварительного письменного разрешения кафедры-разработчика программы.

Программа одобрена на заседании кафедры ВТ

Протокол № 7 от «15» 02 2016 года

Зав. кафедрой ВТ



Д.В. Пащенко

Программа согласована с заведующим выпускающей кафедрой ИВС

Зав. кафедрой САПР



А.М. Бершадский

Программа одобрена методической комиссией ФВТ

Протокол № 4 от «15» 02 2016 года

Председатель методической комиссии ФВТ



Н.Н. Коннов

**Сведения о переутверждении программы на очередной учебный год и
регистрации изменений**

Учебный год	Решение кафедры (№ протокола, дата, подпись зав. кафедрой)	Внесенные изменения	Номера листов (страниц)		
			заменен- ных	новых	аннулиро- ванных
2017-2018	№1, 06.09.17	Без изменений	—	—	—
2017/18	№7, 29.12.17	Актуализация раздела 7	1	—	—
2018/19	№4, 06.07.18	№ без изменений.	—	—	—